

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-22009

(43) 公開日 平成7年(1995)1月24日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 M 2/10	K	9444-4K		
	E	9444-4K		
G 0 1 R 31/36	A	7324-2G		
H 0 2 H 7/18		9177-5G		
H 0 2 J 7/00	S			

審査請求 未請求 請求項の数1 O L (全 8 頁)

(21) 出願番号 特願平5-161678

(22) 出願日 平成5年(1993)6月30日

(71) 出願人 000204284

太陽誘電株式会社

東京都台東区上野6丁目16番20号

(71) 出願人 593052763

株式会社エイ・ティーバッテリー

東京都千代田区内幸町一丁目1番1号

(72) 発明者 内田 久

東京都台東区上野6丁目16番20号 太陽誘電株式会社内

(72) 発明者 栗林 功

神奈川県川崎市幸区堀川町72番地 株式会社エイ・ティーバッテリー内

(74) 代理人 弁理士 吉田 精孝

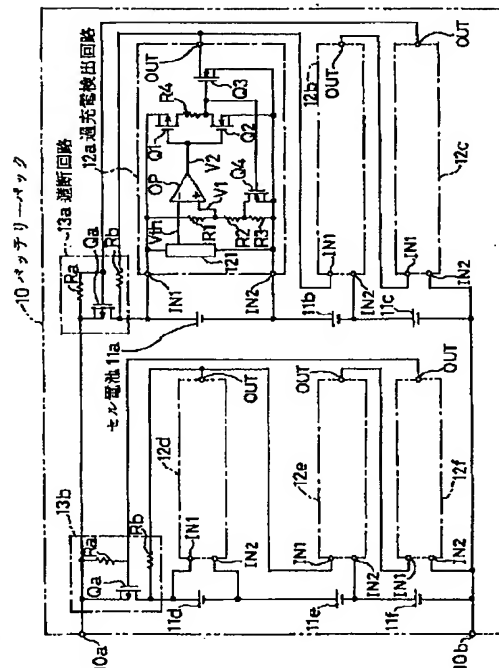
(54) 【発明の名称】 バッテリーパック

(57) 【要約】

【目的】 保護回路における電力損失を低減すると共に、形状の小型化が可能なバッテリーパックを提供すること。

【構成】 バッテリーパック10内に、直列接続されたリチウムイオン2次電池からなるセル電池11a~11c、11d~11f、及びこれらと入出力端子10aとの間に介在された遮断回路13a、13bを設けると共に、各セル電池の端子間電圧が所定値以上となったことを過充電検出回路12a~12fによって検出し、何れかの過充電検出回路12a~12fによって過充電が検出されたときに、遮断回路13a、13bのFETQaをオフする。

【効果】 従来のように各電池毎に遮断回路を設ける必要がないので、遮断回路における電力損失を大幅に低減することができると共に、保護回路を構成する部品の搭載容積を縮小でき、バッテリーパックの小型化を図ることができる。



## 【特許請求の範囲】

【請求項1】 直列接続された少なくとも2個の2次電池と、該2次電池の過充電状態或いは過放電状態等の異常状態を検出したときに、前記2次電池と入出力端子との間の接続を遮断する保護回路をケース内に備えたバッテリーパックにおいて、

前記複数の2次電池のそれぞれに対応して設けられ、且つ前記2次電池単体の異常状態を検出したときに検出信号を出力する複数の異常状態検出回路と、

前記複数の異常状態検出回路の内の少なくとも一の異常状態検出回路から検出信号が出力されたときに、前記電池と前記入出力端子との接続を遮断する遮断回路とから前記保護回路を構成した、

ことを特徴とするバッテリーパック。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、電池保護回路を内蔵したバッテリーパックに関するものである。

## 【0002】

【従来の技術】従来、2次電池を複数個直列接続して、ケース内に収納したバッテリーパックが多種の電子機器に使用されている。このようなバッテリーパックを使用することにより、電池単体を扱う場合よりも取扱いが簡単になると共に、電子機器におけるバッテリー収納部の構成が簡単になるという利点がある。

【0003】2次電池としては、従来、鉛蓄電池、ニッケル-カドミウム電池、ニッケル-水素電池等があるが、近年、移動体通信機、ラップトップ型パソコン、ノートブック型パソコン、パームトップ型パソコン、一体型ビデオカメラ、ポータブルCDプレーヤー、MDプレーヤー、DCCプレーヤー、ポータブルワープロ、ヘッドフォンステレオ、コードレス電話、セルラー電話等の電子機器の小型化、軽量化を図る上で、これらの電子機器の電源としての2次電池の高容量化が要望され、リチウムイオンをドープ・脱ドープできる炭素質材料を用いたリチウムイオン2次電池（例えば、特公平4-24831号公報等）が、負極にリチウム金属又はその合金を使用したリチウム2次電池に比して、安全性の点で格段に優れており、高エネルギー密度を得られることから注目されている。

【0004】上記、リチウムイオン2次電池は、電圧1.2Vの2次電池としてのニッケル-カドミウム電池、ニッケル-水素吸蔵合金電池、電圧2.0Vの鉛蓄電池に比して、軽量且つ高容量であり、平均電圧が3.5V~3.6Vと高く、さらに放電電圧が傾斜しており、残量表示が可能である利点がある。また、電池形状としては、円筒形、薄型、ボタン型等がある。

【0005】しかしながら、かかるリチウムイオン2次電池は、電解質溶液の電気化学的安定性の点で、電池電圧4.5V以上において、溶液に使用される溶媒が分解

し、ガス発生を伴い、電池内圧が上昇し、ガス開放のラプチャーが作動する。通常の使用下では、セル当たり4.4V~4.3Vの領域において過充電を防止することが望ましく、またカットオフ電圧をセル当たり2.7V~2.5Vにするが、2.0V以下では使用する集電体と炭素質材料との組合せにより、集電体の溶解が起こることもあるので、かかる過放電を回避する必要がある。

【0006】このようなリチウムイオン2次電池を用いたバッテリーパックにおいては、例えば図2に示すような保護回路を内蔵したものが知られている。図2に示すバッテリーパック1における保護回路は、各セル電池2a~2fのそれぞれに対して並列に接続された検出回路3a~3f、及び各検出回路3a~3fから出力される検出信号に基づいて動作するスイッチ4a~4fによって構成されている。これらのスイッチ4a~4fのそれぞれは、対応するセル電池2a~2f毎に設けられ、セル電池2a~2fと直列に接続されている。

【0007】検出回路3a~3fのそれぞれは、充電時においてはセル電池2a~2fの過充電状態を検出したときに検出信号を出力し、負荷回路が接続された放電時においては過放電状態を検出したときに検出信号を出力する。

【0008】前述の構成よりなるバッテリーパック1によれば、検出回路3a~3fによって各セル電池2a~2f毎の過充電或いは過放電状態を検出したときに対応するスイッチ4a~4fをオフ状態にしているので、各セル電池2a~2fの充電状態或いは放電状態にばらつきが生じた場合においても、過充電状態或いは過放電状態の継続を回避することができ、セル電池2a~2fの劣化或いは破損を防止することができる。

## 【0009】

【発明が解決しようとする課題】しかしながら、前述した従来のバッテリーパック1においては、各セル電池2a~2f毎に検出回路3a~3fとスイッチ4a~4fを設けているので、スイッチ4a~4fにおける電力損失が大きくなると共に、保護回路の構成部品を配置する容積が増し、バッテリーパックの形状小型化に限界があった。

【0010】電力損失を低減し、且つ形状を小型にするために、図3に示すようにセル電池6a~6fを2個ずつ並列に接続したものを直列に接続し、並列接続された2個のセル電池毎に検出回路7a~7c及びスイッチ8a~8cを設けたものも使用されているが、この場合、並列接続された2個のセル電池の何れか一方が過放電状態或いは過充電状態になった際、これを検出することができず、セル電池の劣化或いは破損を招く恐れがあった。

【0011】本発明の目的は上記の問題点に鑑み、保護回路における電力損失を低減すると共に、形状の小型化

が可能なバッテリーバックを提供することにある。

#### 【0012】

【課題を解決するための手段】本発明は上記の目的を達成するために、直列接続された少なくとも2個の2次電池と、該2次電池の過充電状態或いは過放電状態等の異常状態を検出したときに、前記2次電池と入出力端子との間の接続を遮断する保護回路をケース内に備えたバッテリーバックにおいて、前記複数の2次電池のそれぞれに対応して設けられ、且つ前記2次電池単体の異常状態を検出したときに検出信号を出力する複数の異常状態検出回路と、前記複数の異常状態検出回路の内の少なくとも一の異常状態検出回路から検出信号が出力されたときに、前記2次電池と前記入出力端子との接続を遮断する遮断回路とから前記保護回路を構成したバッテリーバックを提案する。

#### 【0013】

【作用】本発明によれば、複数の異常状態検出回路のそれぞれによって各2次電池単体の過充電状態或いは過放電状態等の異常状態が検出され、該異常状態を検出した際に検出信号が出力される。また、該複数の異常状態検出回路の内の少なくとも一の異常状態検出回路から検出信号が出力されたときには、遮断回路により前記2次電池と入出力端子との間の接続が遮断される。これにより、直列接続された複数の2次電池の内の何れかが異常状態となったときに、前記2次電池と前記入出力端子との間の接続が遮断される。

#### 【0014】

【実施例】以下、図面に基いて本発明の一実施例を説明する。図1は、本発明の第1の実施例におけるバッテリーバックを示す回路図である。図において、10はバッテリーバックで、リチウムイオン2次電池からなる複数のセル電池11a~11f、セル電池11a~11f毎に設けられた過充電検出回路12a~12f、及び遮断回路13a、13bをケース内に備え、過充電検出回路12a~12f及び遮断回路13a、13bによって電池保護回路が構成されている。

【0015】セル電池11a~11c及び遮断回路13aは入出力端子10a、10b間に直列に接続され、遮断回路13aは直列接続されたセル電池11a~11cの正極と入出力端子10aとの間に接続されている。同様に、セル電池11d~11f及び遮断回路13bは入出力端子10a、10b間に直列に接続され、遮断回路13bは直列接続されたセル電池11d~11fの正極と入出力端子10aとの間に接続されている。

【0016】過充電検出回路12a~12fは同一の集積回路（以下、ICと称する）からなり、定電圧発生回路121、比較器OP、PチャンネルMOS型の電界効果トランジスタ（以下、FETと称する）Q1、NチャンネルMOS型のFETQ2~Q4、及び抵抗器R1~R4によって構成されている。

【0017】各過充電検出回路12a~12fにおいて、定電圧発生回路121は入力端子IN1、IN2間に印加される電圧から所定の基準電圧 $V_{th}$ を生成し、この基準電圧 $V_{th}$ は比較器OPの反転入力端子に印加されている。ここで、基準電圧 $V_{th}$ は、セル電池11a~11fの満充電時の最大電圧よりもやや低い電圧値に対応した値に設定されている。

【0018】比較器OPの非反転入力端子は抵抗器R1を介して入力端子IN1に接続されると共に、抵抗器R2、R3を介して入力端子IN2に接続されている。さらに、比較器OPの出力端子はFETQ1、Q2のゲートに接続されている。

【0019】FETQ1のソースは入力端子IN1に接続され、ドレインは抵抗器R4を介してFETQ2のドレイン及びFETQ3、Q4のゲートに接続されている。また、FETQ2~Q4のそれぞれのソースは入力端子IN2に接続され、FETQ3のドレインは出力端子OUTに、またFETQ4のドレインは抵抗器R2、R3の接続点にそれぞれ接続されている。

【0020】一方、過充電検出回路12aの入力端子IN1は遮断回路13aの側に位置するセル電池11aの正極端子に接続され、入力端子IN2はセル電池11aの負極端子に、また出力端子OUTは過充電検出回路12bの入力端子IN1にそれぞれ接続されている。過充電検出回路12bの入力端子IN2はセル電池11bの負極端子に接続され、出力端子OUTは過充電検出回路12cの入力端子IN1に接続されている。過充電検出回路12cの入力端子IN2はセル電池11cの負極端子及び入出力端子10bに接続され、出力端子OUTは遮断回路13aに接続されている。

【0021】また、過充電検出回路12dの入力端子IN1は遮断回路13bの側に位置するセル電池11dの正極端子に接続され、入力端子IN2はセル電池11dの負極端子に、また出力端子OUTは過充電検出回路12eの入力端子IN1にそれぞれ接続されている。過充電検出回路12eの入力端子IN2はセル電池11eの負極端子に接続され、出力端子OUTは過充電検出回路12fの入力端子IN1に接続されている。過充電検出回路12fの入力端子IN2はセル電池11fの負極端子及び入出力端子10bに接続され、出力端子OUTは遮断回路13bに接続されている。

【0022】遮断回路13a、13bのそれぞれは、PチャンネルMOS型のFETQa及び抵抗器Ra、Rbからなり、遮断回路13aのFETQaのゲートは過充電検出回路12cの出力端子OUTに接続されると共に、抵抗器Raを介してそのソース及び入出力端子10aに接続され、FETQaのドレインはセル電池11aの正極端子に接続されると共に、抵抗器Rbを介して過充電検出回路12aの出力端子OUTに接続されている。また、遮断回路13bのFETQaのゲートは過充

電検出回路12fの出力端子OUTに接続されると共に、抵抗器Raを介してそのソース及び入出力端子10aに接続され、FETQaのドレインはセル電池11aの正極端子に接続されると共に、抵抗器Rbを介して過充電検出回路12dの出力端子OUTに接続されている。

【0023】次に、前述の構成よりなる第1の実施例の動作を説明する。通常、バッテリーパック10の使用時には、遮断回路13a、13bのFETQaはオン状態に維持されている。即ち、過充電検出回路12aにおいて、セル電池11aの端子間電圧Vc1が抵抗器R1、R2によって分圧され、電圧V1として比較器OPの非反転入力端子に印加されている。このとき、電圧V1は基準電圧Vthよりも低いので、比較器OPはローレベルの電圧V2を出力する。これにより、FETQ1、Q3、Q4はオン状態、FETQ2はオフ状態となる。従って、過充電検出回路12aの出力端子OUTは、その入力端子IN2に接続された状態になっている。

【0024】これにより、過充電検出回路12bの入力端子IN1にセル電池11bの正極端子が接続されたことになり、過充電検出回路12bの入力端子IN1、IN2間にはセル電池11bの端子間電圧Vc2が印加され、過充電検出回路12bにおいても同様に、その入力端子IN2と出力端子OUTが接続された状態になっている。

【0025】同様に、過充電検出回路12cの入力端子IN1にセル電池11cの正極端子が接続されたことになり、過充電検出回路12cの入力端子IN1、IN2間にはセル電池11cの端子間電圧Vc3が印加され、過充電検出回路12cにおいても同様に、その入力端子IN2と出力端子OUTが接続された状態になっている。

【0026】従って、遮断回路13aのFETQaのゲートはセル電池11cの負極端子に接続されており、FETQaのゲート・ソース間は順バイアス状態となりFETQaはオン状態に維持される。

【0027】また、過充電検出回路12d~12f及び遮断回路13bにおいても、前述と同様の状態が維持されている。

【0028】一方、バッテリーパックへの充電を行い、何れかのセル電池11a~11fが過充電状態となったときには、過充電状態となったセル電池11a~11fに対応する遮断回路13a、13bのFETQaがオフ状態となり充電器(図示せず)からセル電池11a~11fへの通電が遮断される。

【0029】例えば、セル電池11aのみが過充電状態になったとき、即ちセル電池11aの端子間電圧Vc1が満充電時の電圧に至ったときには、比較器OPの非反転入力端子に印加される電圧V1が基準電圧Vth以上になり、比較器OPからハイレベルの電圧V2が出力される。これにより、FETQ1、Q3、Q4はオフ状態、

FETQ2がオン状態となり、過充電検出回路12aの出力端子OUTは、その入力端子IN2から切り放される。従って、過充電検出回路12bの入力端子IN1、IN2間にはセル電池11の端子間電圧Vc1とセル電池11bの端子間電圧Vc2を加算した電圧が印加される。

【0030】これにより、過充電検出回路12bにおいても、電圧V1が基準電圧Vth以上の値となり、その入力端子IN2と出力端子OUTとが切り放され、FETQaのゲート・ドレイン間が抵抗器Rbを介して接続された状態になる。さらに、過充電検出回路12cにおいても、電圧V1が基準電圧Vth以上の値となり、その入力端子IN2と出力端子OUTとが切り放され、FETQaのゲート・ドレイン間が抵抗器Rbを介して接続された状態になる。

【0031】従って、遮断回路13aにおいてFETQaのゲート・ソース間の順バイアス電圧がほぼ0Vになり、FETQaがオフ状態となって充電器からセル電池11a~11cへの通電が遮断される。

【0032】また、セル電池11cのみが過充電状態になった場合には、過充電検出回路12cの出力端子OUTがその入力端子IN2から切り放されるので、遮断回路13aのFETQaのゲート・ソース間の電位差が0となり、FETQaはオフ状態となる。これにより、充電器からセル電池11a~11cへの通電が遮断される。

【0033】セル電池11d~11fの何れかが過充電状態となったときにも前述と同様に、遮断回路13bのFETQaのゲート・ソース間の電位差が0となり、FETQaはオフ状態となる。これにより、充電器からセル電池11d~11fへの通電が遮断される。

【0034】前述したように第1の実施例によれば、バッテリーパック10内の直列接続したセル電池11a~11c、11d~11fの何れか一つでも過充電状態となったときに、これに対応する遮断回路13a、13bのFETQaがオフ状態となり、充電器からセル電池11a~11c、11d~11fへの通電が遮断されるので、個々のセル電池11a~11bの充電状態のバランスが崩れた場合にも、過充電状態で通電されるセル電池が生じることがなく、セル電池の劣化或いは破損を防止することができる。さらに、従来のように多くのスイッチを設けることなく、直列接続されたセル電池11a~11c、11d~11fへは遮断回路13a、13bのFETQaのみを介して通電されるので、従来に比べてスイッチにおける電力損失を大幅に低減することができると共に、保護回路の構成部品を配置する容積を縮小することができ、バッテリーパックの形状小型化を図ることができる。

【0035】次に、本発明の第2の実施例を説明する。図4は、本発明の第2の実施例におけるバッテリーパックの回路図である。図において、前述した第1の実施例

10

20

30

40

50

と同一構成部分は同一符号をもって表しその説明を省略する。10はバッテリーパックで、リチウムイオン2次電池からなる複数のセル電池11a~11f、セル電池11a~11f毎に設けられた過放電検出回路22a~22f、遮断回路23a、23b及び抵抗器24a~24fをケース内に備え、過放電検出回路22a~22f、遮断回路23a、23b及び抵抗器24a~24fによって電池保護回路が構成されている。

【0036】セル電池11a~11c及び遮断回路23aは入出力端子10a、10b間に直列に接続され、遮断回路23aは直列接続されたセル電池11a~11cの負極と入出力端子10bとの間に接続されている。同様に、セル電池11d~11f及び遮断回路23bは入出力端子10a、10b間に直列に接続され、遮断回路23bは直列接続されたセル電池11d~11fの負極と入出力端子10bとの間に接続されている。

【0037】過放電検出回路22a~22fは同一のICからなり、定電圧発生回路221、比較器OP、PチャンネルMOS型の電界効果トランジスタ（以下、FETと称する）Q1、NチャンネルMOS型のFETQ2~Q4、及び抵抗器R1~R4によって構成されている。

【0038】各過放電検出回路22a~22fにおいて、定電圧発生回路221は入力端子IN1、IN2間に印加される電圧から所定の基準電圧 $V_{th}$ を生成し、この基準電圧 $V_{th}$ は比較器OPの反転入力端子に印加されている。ここで、基準電圧 $V_{th}$ は、セル電池11a~11fの放電時の放電可能最低電圧よりもやや高い電圧値に対応した値に設定されている。

【0039】比較器OPの非反転入力端子は抵抗器R1を介して入力端子IN1に接続されると共に、抵抗器R2、R3を介して入力端子IN2に接続されている。さらに、比較器OPの出力端子はFETQ1、Q2のゲートに接続されている。

【0040】FETQ1のソースは入力端子IN1に接続され、ドレインは抵抗器R4を介してFETQ2のドレイン及びFETQ3、Q4のゲートに接続されている。また、FETQ2~Q4のそれぞれのソースは入力端子IN2に接続され、FETQ3のドレインは出力端子OUTに、またFETQ4のドレインは抵抗器R2、R3の接続点にそれぞれ接続されている。

【0041】一方、過放電検出回路22aの入力端子IN1は、抵抗器24aを介してセル電池11aの正極端子及び入出力端子10aに接続されると共に、抵抗器24bを介して過放電検出回路22bの出力端子OUTに接続されている。さらに、過放電検出回路22aの入力端子IN2はセル電池11aの負極端子及び過放電検出回路22bの入力端子IN1に接続され、出力端子OUTは遮断回路23aに接続されている。また、過放電検出回路22bの入力端子IN2はセル電池11bの負極端子及び過放電検出回路22cの入力端子IN1に接続

されている。さらに、過放電検出回路22cの出力端子OUTは抵抗器24cを介して過放電検出回路22bの入力端子IN1に接続され、入力端子IN2は入出力端子10bに接続されている。

【0042】また、過放電検出回路22dの入力端子IN1は、抵抗器24dを介してセル電池11dの正極端子及び入出力端子10aに接続されると共に、抵抗器24eを介して過放電検出回路22eの出力端子OUTに接続されている。さらに、過放電検出回路22dの入力端子IN2はセル電池11dの負極端子及び過放電検出回路22eの入力端子IN1に接続され、出力端子OUTは遮断回路23bに接続されている。また、過放電検出回路22eの入力端子IN2はセル電池11eの負極端子及び過放電検出回路22fの入力端子IN1に接続されている。さらに、過放電検出回路22fの出力端子OUTは抵抗器24fを介して過放電検出回路22eの入力端子IN1に接続され、入力端子IN2は入出力端子10bに接続されている。

【0043】遮断回路23a、23bのそれぞれは、NチャンネルMOS型のFETQa、PNP型のトランジスタTr及び抵抗器Ra~Rcからなり、遮断回路23aのFETQaのドレインは入出力端子10b及び過放電検出回路22cの入力端子IN2に接続され、ソースはセル電池11cの負極端子に接続されると共に抵抗器Raを介してそのゲートに接続されている。また、トランジスタTrのコレクタはFETQaのゲートに接続され、エミッタは過放電検出回路22aの出力端子に接続されると共に抵抗器Rbを介してセル電池11aの正極端子に接続されている。さらに、トランジスタTrのベースは抵抗器Rcを介して過放電検出回路22aの入力端子IN2及び過放電検出回路22bの入力端子IN1に接続されている。

【0044】遮断回路23bのFETQaのドレインは入出力端子10b及び過放電検出回路22fの入力端子IN2に接続され、ソースはセル電池11fの負極端子に接続されると共に抵抗器Raを介してそのゲートに接続されている。また、トランジスタTrのコレクタはFETQaのゲートに接続され、エミッタは過放電検出回路22dの出力端子に接続されると共に抵抗器Rbを介してセル電池11dの正極端子に接続されている。さらに、トランジスタTrのベースは抵抗器Rcを介して過放電検出回路22dの入力端子IN2及び過放電検出回路22eの入力端子IN1に接続されている。

【0045】次に、前述の構成よりなる第2の実施例の動作を説明する。通常、バッテリーパック10使用時には、遮断回路23a、23bのFETQaはオン状態に維持されている。即ち、過放電検出回路22cにおいては、セル電池11cの端子間電圧 $V_{c3}$ が抵抗器R1、R2によって分圧され、電圧V1として比較器OPの非反転入力端子に印加されている。このとき、電圧V1は基

準電圧 $V_{th}$ よりも高いので、比較器OPはハイレベルの電圧 $V_2$ を出力する。これにより、FETQ1、Q3、Q4はオフ状態、FETQ2はオン状態となる。従って、過放電検出回路22cの出力端子OUTは、オープン状態になっている。

【0046】これにより、過放電検出回路22bの入力端子IN1、IN2間にはセル電池11b端子間電圧 $V_{c2}$ が印加され、過放電検出回路22bにおいても同様に、その出力端子OUTはオープン状態になっている。

【0047】同様に、過放電検出回路22aの入力端子IN1、IN2間にはセル電池11a端子間電圧 $V_{c1}$ が印加され、過放電検出回路22aにおいても同様に、その出力端子OUTはオープン状態になっている。

【0048】従って、遮断回路23aにおいては、トランジスタTrのベース・エミッタ間には所定の順バイアス電圧が印加され、トランジスタTrはオン状態となっている。これにより、FETQaのゲート・ソース間は順バイアスされ、FETQaはオン状態に維持される。

【0049】また、過放電検出回路22d~22f及び遮断回路23bにおいても、前述と同様の状態が維持されている。

【0050】一方、バッテリーバックが負荷に接続され、セル電池11a~11fから負荷への放電を行い、何れかのセル電池11a~11fが過放電状態となったときには、過放電状態になったセル電池11a~11fに対応する遮断回路23a、23bのFETQaがオフ状態となり、セル電池11a~11fから負荷への通電を遮断する。

【0051】例えば、セル電池11aのみが過放電状態になったときには、過放電検出回路22aにおいて、比較器OPの非反転入力端子に印加される電圧 $V_1$ が基準電圧 $V_{th}$ 以下になり、比較器OPからローレベルの電圧 $V_2$ が出力される。これにより、FETQ1、Q3、Q4はオン状態、FETQ2がオフ状態となり、過放電検出回路22aの出力端子OUTは、その入力端子IN2に接続される。従って、トランジスタTrのベース・エミッタ間電圧はほぼ0Vとなり、トランジスタTrはオフ状態となる。これにより、FETQaのゲート・ソース間電圧もほぼ0Vとなり、FETQaはオフ状態となり、セル電池11a~11cから負荷への通電を遮断する。

【0052】また、セル電池11cのみが過放電状態になった場合には、過放電検出回路22cの出力端子OUTがその入力端子IN2に接続されるので、過放電検出回路22bの入力端子IN1への印加電圧が低下し、前述と同様に比較器OPの非反転入力端子に印加される電圧 $V_1$ が基準電圧 $V_{th}$ 以下となってFETQaはオフ状態となる。これにより、過放電検出回路22bの出力端子OUTがその入力端子IN2に接続されるので、過放電検出回路22aの入力端子IN1への印加電圧が低下

し、前述と同様に比較器OPの非反転入力端子に印加される電圧 $V_1$ が基準電圧 $V_{th}$ 以下となってFETQaはオフ状態となり、セル電池11a~11cから負荷への通電が遮断される。

【0053】セル電池11d~11fの何れかが過放電状態となったときにも前述と同様に、遮断回路23bのFETQaのゲート・ソース間の電位差が0となり、FETQaはオフ状態となる。これにより、充電器からセル電池11d~11fへの通電が遮断される。

【0054】前述したように第2の実施例によれば、バッテリーバック10内の直列接続したセル電池11a~11c、11d~11fの何れか一つでも過放電状態となったときに、これに対応する遮断回路23a、23bのFETQaがオフ状態となり、セル電池11a~11c、11d~11fから負荷への通電が遮断されるので、個々のセル電池11a~11fの放電状態のバランスが崩れた場合にも、過放電状態で放電されるセル電池が生じることがなく、セル電池の劣化或いは破損を防止することができる。さらに、従来のように多くのスイッチを設けることなく、直列接続されたセル電池11a~11c、11d~11fへは遮断回路23a、23bのFETQaのみを介して通電されるので、従来に比べてスイッチにおける電力損失を大幅に低減することができる。と共に、保護回路の構成部品を配置する容積を縮小することができ、バッテリーバックの形状小型化を図ることができる。

【0055】尚、第1の実施例では過充電検出回路を備えたバッテリーバックを、また第2の実施例では過放電検出回路を備えたバッテリーバックを構成したが、これに限定されることはなく、過充電検出回路及び過放電検出回路の双方を備えたバッテリーバックを構成しても良い。

【0056】また、各セル電池11a~11fの接続点に接続された中間端子をバッテリーバック10のケースに設け、各セル電池11a~11f毎の電圧をケース外部から検出できるようにしても良い。

【0057】

【発明の効果】以上説明したように本発明によれば、直列接続された複数の2次電池の内の何れかが過充電状態或いは過放電状態等の異常状態となったときに、前記2次電池と入出力端子との間の接続が遮断されるので、各2次電池の劣化及び破損を防止することができる。さらに、従来のように各2次電池毎に遮断回路を設ける必要がないので、遮断回路における電力損失を大幅に低減することができる。と共に、保護回路を構成する部品の搭載容積を縮小でき、バッテリーバックの小型化を図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例のバッテリーバックを示す回路図

11

12

【図２】従来例のバッテリーパックを示す回路図

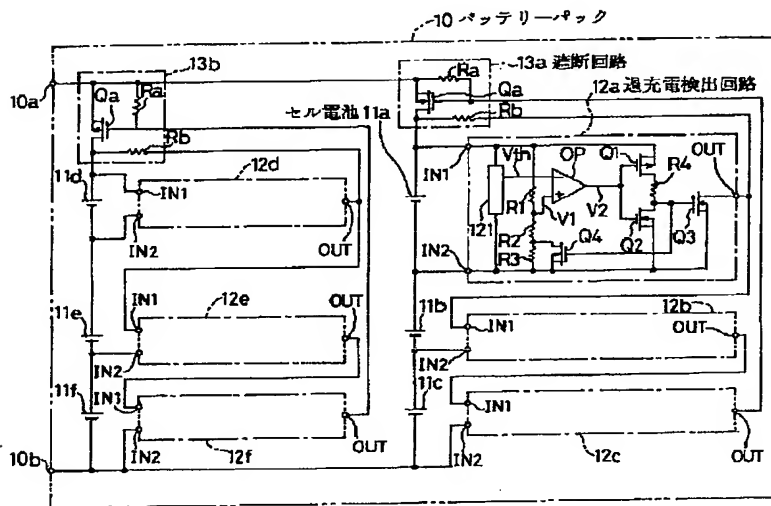
【図３】従来例のバッテリーバックを示す回路図

【図４】本発明の第２の実施例のバッテリーバックを示す回路図

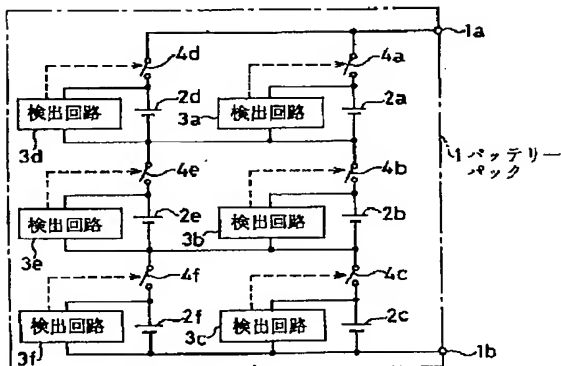
【符号の説明】

\* 10…バッテリーバック、10a、10b…入出力端子、11a～11f…セル電池、12a～12f…過充電検出回路、13a、13b…遮断回路、22a～22f…過放電検出回路、23a、23b…遮断回路、24a～24e…抵抗器。

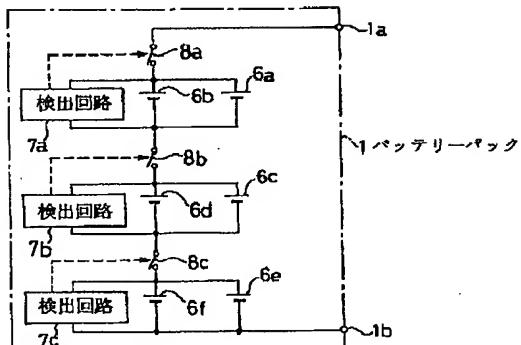
【図 1】



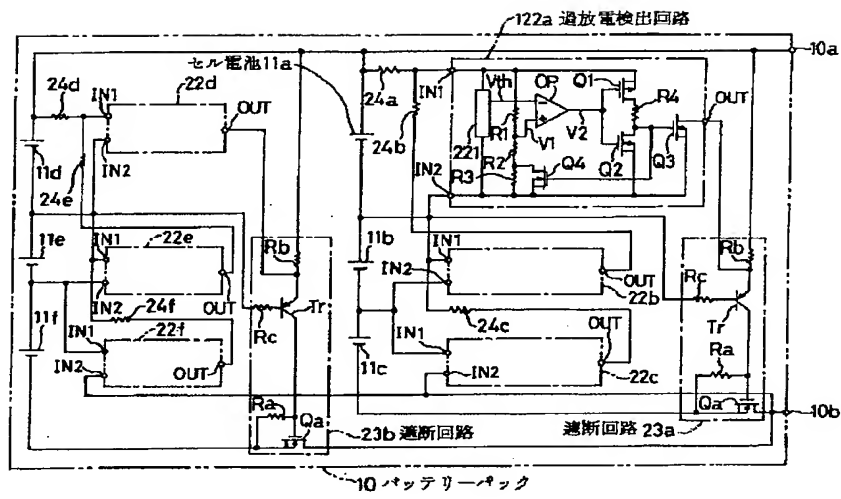
【図2】



【図 3】



【図4】





(Citation 1)

JP Patent Application Disclosure No. 07-22009 - January 24, 1995

Application No. 05-161678 - June 30, 1993

Applicants: TAIYO YUDEN Co., Ltd, Tokyo; A&T Battery K.K., Tokyo, JP

Title: BATTERY PACK

.....

(Detailed Description of the Invention)

.....

[0023]

Next, the operation of the first embodiment comprising the above mentioned configuration is described. Usually, at the time of using a battery pack 10, FETQa of the cutoff circuit 13a and 13b is maintained in ON state. That is, in the overcharging detecting circuits 12a, voltage Vc1 between terminals of the cell battery 11a is divided by resistors R1 and R2 and is being applied to the non-inversed input terminal of the comparator OP as voltage V1. At this time, since voltage V1 is lower than reference voltage Vth, the comparator OP outputs low-level voltage V2. Thereby, FETQ1, Q3, and Q4 will be in ON state, and FETQ2 will be in OFF state. Therefore, the output terminal OUT of the overcharging detecting circuits 12a has become in the state of being connected to the input terminal IN2.

[0024]

Thereby, the positive pole terminal of the cell battery 11b has become connected to the input terminal IN1 of the overcharging detecting circuits 12b. Consequently, voltage Vc2 between terminals of the cell battery 11b is applied between the input terminal IN1 and IN2 of the overcharging detecting circuits 12b, and similarly in the overcharging detecting circuits 12b, the input terminal IN2 and the output terminal OUT has been in the state of being connected to each other.

[0025]

Similarly, the positive pole terminal of the cell battery 11c has been in the state of being connected to the input terminal IN1

of the overcharging detecting circuits 12c, voltage  $V_{c3}$  between terminals of the cell battery 11c is applied between the input terminal IN1 and IN2 of the overcharging detecting circuits 12c, and similarly in the overcharging detecting circuits 12c, the input terminal IN2 and the output terminal OUT has been in the state of being connected to each other.

[0026]

Therefore, the gate of FETQa of the cutoff circuit 13a is connected to the negative pole terminal of the cell battery 11c, FETQa is in the forward-biased state between the gate and the source, and FETQa is maintained in ON state.

[0027]

Also in the overcharging detecting circuit 12d to 12f and the cutoff circuit 13b, the same state as the above-mentioned is maintained.

.....

[0034]

According to the first embodiment as mentioned above, even if only one of the cell batteries 11a to 11c, 11d to 11f which are connected in series in the battery pack 10 is in an overcharging condition, the corresponding FETQa of the cutoff circuits 13a and 13b will be in OFF state and the electrical connection to the cell batteries 11a to 11c, 11d to 11f from the battery charger will be cut off. Accordingly, also in the case of the balance of the charging state of each cell batteries 11a-11b breaks, the cell battery is not energized electrically in an overcharging condition, and degradation or damage of the cell battery can be prevented. Furthermore, since the cell batteries 11a to 11c, 11d to 11f which are connected in series are energized electrically only via FETQa of the cutoff circuits 13a and 13b without many switches provided as conventionally, power losses in switches can be reduced substantially compared with the conventional one, the volume which accommodates the component parts of the protection circuit can be reduced, and a miniaturization of the shape of the battery pack can be attained.

.....